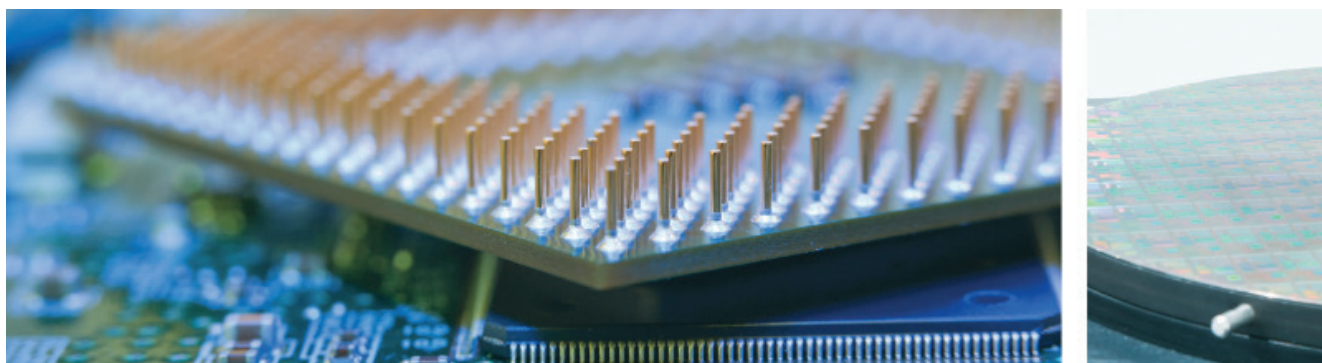


## » Inovacije pri izdelavi čipov in njihov vpliv na testiranje

- Nove tehnologije omogočajo kombiniranje več rezin v enem samem čipu.
- Za zagotavljanje kakovosti je nujna nadgradnja pristopov k testiranju in validaciji.
- Testne organizacije se lahko prilagodijo prihodnjim potrebam z modularnimi rešitvami.



»Testiranje sistemov SiP lahko predstavlja velik izziv in zato je zelo pomembno načrtovanje za testiranje. Ti sistemi imajo pogosto več funkcij in lastnosti, ki niso združljive s klasičnimi pristopi k testiranju.«

**E. Jan Vardaman**  
predsednica in ustanoviteljica  
TechSearch International Inc.



Tehnologije sistemov v ohišju (System-in-package, SiP) pomembno vplivajo na dobavne verige elektronike, saj mora industrija polprevodnikov iskati vedno nove odgovore na zahteve po večji zmogljivosti, manjših dimenzij in nižjih stroških. E. Jan Vardaman je v svoji predstavitvi »SiP Drivers and Market Trends« na mednarodni konferenci združenja za montažo in enkapsulacijo mikroelektronskih naprav IMAPS poročala o tem, da so sistemi SiP z dvema ali več različnimi rezinami običajno kombinirani z drugimi komponentami, kot so pasivni elementi, filtri, komponente MEMS, senzorji in antene. Garantirana sistemska zmogljivost enot SiP in možnost integracije plug-and-play zmanjšujeta obseg projektiranja za podjetja, ki sledijo strategiji diferenciacije s produktnim dizaj-

nom in ne s snovanjem lastnih mikroelektronskih vezij.

Napovedana je intenzivna rast trga SiP in proizvajalci zdaj tekmujejo pri reševanju različnih izzivov, od tehnologije montaže in zapiranja v ohišja do testiranja in validacije. Z vključitvijo RF-komponent postane velik izziv pri projektiranju montaže zaslanjanje. Kar se tiče preizkusov, se običajno testirajo posamezne rezine v modulih SiP, ki morajo izpolnjevati merila sprejemljivosti. Pri kombiniranju več rezin, pogosto tudi z drugimi aktivnimi in/ali pasivnimi komponentami, pa je treba verificirati in zagotoviti zmogljivost sistema SiP kot celote.

## Posledice za testiranja

Testiranje na sistemski ravni (SLT) je v zadnjih letih pridobilo na pomenu pri zagotavljanju celotne zmogljivosti sistemov SiP v končnih aplikacijah. SLT posnema električno, fizikalno in programsko okolje končne aplikacije in v najboljšem primeru zagotavlja 100-odstotno pokritost okoljskih scenarijev. Iskanje standardnih komercialnih rešitev za te zahteve je lahko težavno zaradi izzivov, ki so opisani v nadaljevanju.

### Rokovanje z napravami

Potencialno dolg čas testiranja naprav SLT je povezan z izzivi na področju mehanskega rokovanja z napravami, vključno z zmožnostjo asinhronnega nalaganja in odstranjevanja naprav ter kapacitetami za hkratno testiranje več naprav (tudi nekaj sto) za visoko produktivnost.

### Visokonivojska komunikacija

Testi SLT na električni in programski strani običajno vsebujejo elemente testov integriranih vezij in končnih naprav. Komunikacija z enotami SiP pri testiranju na ravni integriranih vezij lahko zahteva specifične protokole, denimo za komunikacijo s končnimi napravami, kot so pametne ure, namesto digitalnih vzorcev, ki so običajni za avtomatizirano testno opremo.

### Nosilne plošče za aplikacije

Nosilne plošče pri testih SLT so lahko zasnovane za emulacijo okolja končne aplikacije. Nosilna plošča sistema SiP za mobilni telefon je tako lahko oblikovana po referenčnem dizajnu mobilnega telefona.

### Vse večje število analognih in RF-komponent

Sistemi SiP pogosto vključujejo več senzorjev in blokov za upravljanje električne energije, kakor tudi dva ali več RF-standardov, kot so Wi-Fi, Bluetooth, GPS, NFC in celična radiokomunikacija.

## Sporočilo za vodje pametnih testiranj

Od uvajanja prvih tehnologij 5G do vse srditejšega boja na poti do prvih avtonomnih vozil: organizacije potrebujejo pametnejše strategije testiranja, če želijo ohraniti prednost pred konkurenco. Podjetje National Instruments že več kot desetletje zbira izkušnje vrhunskih vodij testiranj in jih objavlja v letnem poročilu Automated Test Outlook. Trendi, tehnike in viri informacij, ki so dokumentirani v tem poročilu, vam bodo pomagali doseči cilje na področju kakovosti, časa prihoda na trg ter stroškov danes in v prihodnosti. Zahvaljujemo se vam za branje in smo vam na voljo z vsemi dodatnimi informacijami.



### Eric Starkloff

*izvršni podpredsednik za globalno prodajo, trženje in podpora pri NI*

Tester mora zato zagotoviti robustne analogne in RF vhode/izhode, podobno kot pri visokozmogljivih sistemih za samodejno testiranje ATE.

## Zgodnji uspeh z modularnim pristopom

Kdor dela v industriji polprevodnikov, zagotovo že čuti obremenjenost svojih testnih strategij. Čeprav se to morda zdi nepremagljiv problem, so ga zgodnji inovatorji že uspešno razrešili. Večina uspešnih implementacij SLT je zgrajena okrog visokozmogljive in prilagodljive testne platforme, ki je dovolj odprta za potrebe specifičnih naprav. Poiščite prilagodljivo in standardizirano platformo, ki jo boste lahko brez težav prilagajali glede na dodatne zahteve specifičnih naprav. Vaša današnja naložba v tehnologijo bo tako pripravljena za razvoj, ki šele prihaja. Ne glede na to, ali delate v industriji polprevodnikov ali ne, ste verjetno vsak dan odvisni od nje. Zato je pomembno, da poznate načrte svojih dobaviteljev na področju razvoja sistemov SiP, saj bodo najverjetneje močno vplivali na vaše možnosti pri projektiranju.

➤ [www.ni.com](http://www.ni.com)

